

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-62980

(43)公開日 平成5年(1993)3月12日

(51)Int.Cl.⁵

H 0 1 L 21/321

21/56

21/60

識別記号

庁内整理番号

F I

技術表示箇所

R 8617-4M

3 1 1 Q 6918-4M

9168-4M

H 0 1 L 21/ 92

C

審査請求 未請求 請求項の数6(全10頁)

(21)出願番号 特願平3-244416

(22)出願日 平成3年(1991)8月29日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 鶴丸 和弘

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

(72)発明者 尾崎 浩

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

(72)発明者 星 彰郎

群馬県高崎市西横手町111番地 株式会社

日立製作所高崎工場内

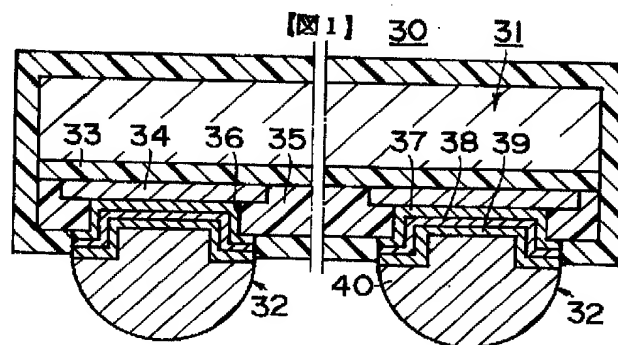
(74)代理人 弁理士 梶原 辰也

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【目的】 半導体ペレットを保護しつつ、小形かつ薄形化を促進する。

【構成】 この半導体装置30は、電子回路が作り込まれたペレット31に、この電子回路を外部に電気的に引き出すための電極パッド34が複数個形成されているとともに、各電極パッド34に実装基板11に電気的かつ機械的に接続されるバンプ32がそれぞれ突設されており、さらに、この半導体ペレット31の全面には絶縁性を有する樹脂から成る保護層41が前記各バンプ32がそれぞれ露出するように形成されている。



【特許請求の範囲】

【請求項1】 電子回路が作り込まれた半導体ペレットに、この電子回路を外部に電気的に引き出すための電極パッドが複数個形成されているとともに、各電極パッドに実装基板に電気的かつ機械的に接続されるバンプがそれぞれ突設されており、さらに、この半導体ペレットの少なくとも前記電極パッド群が形成された主面に、絶縁性を有する樹脂から成る保護層が前記各バンプがそれぞれ露出するように形成されていることを特徴とする半導体装置。

【請求項2】 前記電極パッド群が半導体ペレットの外周辺部にそれぞれ配設されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記半導体ペレットの少なくとも一部にヒートシンクが接合されており、このヒートシンクが前記保護層から外部に露出されていることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項4】 半導体ペレットに電子回路が作り込まれる工程と、半導体ペレットに前記電子回路を外部に電気的に引き出すための電極パッドが複数個形成される工程と、各電極パッドに実装基板に電気的かつ機械的に接続されるバンプがそれぞれ突設される工程と、半導体ペレットの少なくとも前記電極パッド群が形成された主面に、絶縁性を有する樹脂から成る保護層が前記各バンプがそれぞれ露出するように形成される工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項5】 前記保護層が形成される工程が、ポッティング法により実施されるように構成されていることを特徴とする請求項4記載の半導体装置の製造方法。

【請求項6】 前記保護層が形成される工程が、トランスファ成形法により実施されるように構成されていることを特徴とする請求項4記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置およびその製造方法、特に、小形かつ薄形の実装を実現する技術に関し、例えば、実装基板に表面実装される半導体集積回路装置（以下、ICという。）に利用して有効な技術に関する。

【0002】

【従来の技術】一般に、実装基板に表面実装される小形かつ薄形のICとして、リードレス・チップ・キャリア形パッケージを備えているIC（以下、LCC・ICという。）や、テープ・オートメテッド・ボンディング形パッケージを備えているIC（以下、TAB・ICという。）がある。

【0003】LCC・ICは、半導体ペレット（以下、ペレットまたはチップという。）が封止された気密封止パッケージまたは樹脂封止パッケージの側面に、アウト

このアウトリードが実装基板の実装面に形成されたランド上に当接されてリフローはんだ付けされることにより、表面実装されるように構成されている。そして、アウトリードがパッケージの表面に密接するように形成されているため、小形かつ薄形の表面実装が実現されることになる。

【0004】TAB・ICは、次のように構成されている。電子回路が作り込まれたペレットには、前記電子回路を外部に電気的に引き出すための電極パッドが複数個形成されているとともに、各電極パッドにバンプがそれぞれ突設されている。他方、樹脂フィルム上には銅箔によって形成されたリード群が形成されている。そして、前記ペレットがリード群のインナ部に前記バンプをギャングボンディングされることにより、電気的かつ機械的に接続されている。さらに、ペレットおよびリード群のインナ部に樹脂がポッティングされることにより、樹脂封止パッケージが小形かつ薄形に形成されている。

【0005】そして、このTAB・ICは、樹脂フィルム上に形成されたリード群にペレットがバンプによって直接的にボンディングされているとともに、樹脂封止パッケージが小形かつ薄形にポッティング成形されているため、全体として小形かつ薄形に形成された状態になっている。その結果、実装基板への実装後も、小形かつ薄形の表面実装が実現されることになる。

【0006】ところで、ICを実装基板に小形かつ薄形で、しかも、高密度に実装する技術として、フリップチップ法による実装技術がある。フリップチップ法とは、チップを裏返しにしてその表面または実装基板に形成された接続端子を用いてボンディングする、所謂フェイスダウン・ボンディングすることから与えられた呼称である。このフリップチップ法には形成するその接続端子の形態によって、チップに金属ボールをつけるボール方式、アルミニウムあるいは銀合金により突起電極をつけるバンプ方式、あるいは実装基板にペデスタルをつけるペデスタル方式等がある。

【0007】ボール方式によるフリップチップの構造の特徴は、相当厚い低融点ガラスをチップの保護膜としていることと、電極接続用のバンプ（突起電極、Bump）がNiとAuメッキされたCuボールの表面を被覆したはんだ（Pb-Sn）から形成されていることにある。製法はまず、Al電極を形成した従来のプレーナ素子の表面を保護用ガラスで被覆する。次いで、電極部のガラス膜を除去し、Cr-Cu-Auの多層金属で電極下地を形成し、この上にNiとAuのメッキしたCuボールをおいてはんだにて溶着したバンプを形成する。この方法は、Cuボールを介して接続するので、電極数の多いチップに対しては不向きである。

【0008】そこで、この方式の改良形に、コントロールド・コラプス・リフロー・ボンディング方式（以下、CCBという。）がある。これは、前記ボール方式

3

のCuボールに代えて、Sn-Pbを用いて半球状のバンプを形成したものである。バンプはバリヤ金属(Cr-Cu-Au)を介してAlパッド上に形成されている。ボンディングにあたってはんだの流れすぎを防止するため、内部配線と接続しないパッドを持ったチップも考え出されている。

【0009】AlあるいはAg-Snバンプによるフリップチップは、Al、Ag合金は加工がし易いことや、ボンディング条件が得やすいことなどの点から用いられている。製法は内部配線を形成したウエハにガラス膜あるいはSiO₂膜を被覆し、ホトレジスト技術で電極用窓をあけるまでは前記ボール方式と同様である。次に、CrあるいはTiを接着用金属として薄く蒸着した後、バンプ金属を付着し、バンプ部分を残してエッチング除去して形成する。バンプ金属の付着厚は、エッチング歩留りとボンディング性とのかねあい決められ、一般には25μm程度である。また、バンプの大きさはチップ寸法で制限される。Al、Ag-Snの代わりにはんだを用いたフリップチップもある。

【0010】なお、パッケージ技術を述べてある例としては、株式会社工業調査会発行「IC化実装技術」昭和55年1月15日発行 P135~P150、がある。

【0011】また、フリップチップ技術を述べてある例としては、株式会社工業調査会発行「IC化実装技術」昭和55年1月15日発行 P81、P103~P105、がある。

【0012】

【発明が解決しようとする課題】しかし、LCC・ICやTAB・ICにおいては、ペレットと実装基板との間にリードが介在するため、小形かつ薄形化の促進に限界がある。

【0013】他方、フリップチップ法による実装技術においては、ペレットが裸のまま実装基板に実装されるため、実装時の取り扱いによってはペレットが損傷されたり、実装の品質および信頼性が低下するという問題点がある。

【0014】本発明の目的は、ペレットを保護しつつ、小形かつ薄形化を促進することができる半導体装置およびその製造方法を提供することにある。

【0015】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0016】

【課題を解決するための手段】本願において開示される発明のうち代表的なものの概要を説明すれば、次の通りである。

【0017】すなわち、電子回路が作り込まれた半導体ペレットに、この電子回路を外部に電気的に引き出すための電極パッドが複数個形成されているとともに、各電極パッドに実装基板に電気的かつ機械的に接続されるバ

4

ンプがそれぞれ突設されており、さらに、この半導体ペレットの少なくとも前記電極パッド群が形成された主面に、絶縁性を有する樹脂から成る保護層が前記各バンプがそれぞれ露出するように形成されていることを特徴とする。

【0018】

【作用】前記した手段によれば、半導体ペレットの少なくとも電極パッド群が形成された主面に、絶縁性を有する樹脂から成る保護層が各バンプがそれぞれ露出するように形成されているため、半導体ペレットは樹脂製の保護層により充分に保護されることになる。

【0019】他方、半導体ペレットは各バンプが実装基板にボンディングされることによって、機械的かつ電気的に直接接続されるため、その実装状態における形態は、きわめて小形かつ薄形になる。

【0020】

【実施例】図1は本発明の一実施例である半導体装置を示す一部省略拡大正面断面図、図2はその斜視図、図3はその実装基板への実装状態を示す一部省略正面断面図、図4はそれに使用されている実装基板を示す一部省略斜視図、図5はその一部省略正面断面図、図6および図7は本発明の一実施例である半導体装置の製造方法における保護層の形成工程を示す各正面断面図である。

【0021】本実施例において、本発明に係る半導体装置30は、集積回路が作り込まれた半導体ペレット（以下、ペレットという。）31が、実装基板としてのコンピュータモジュール基板（以下、基板という。）11にCCB法によって形成された複数個の接続端子23により、機械的かつ電気的に接続されるものとして構成されている。この半導体装置30の最大の特徴は、電子回路としての集積回路（図示せず）が作り込まれたペレット31に、この集積回路を外部に電気的に引き出すための電極パッド34が複数個形成されているとともに、各電極パッド34には実装基板11に電気的かつ機械的に接続されるバンプ32がそれぞれ突設されており、さらに、このペレット31の全面には絶縁性を有する樹脂から成る保護層41が、前記各バンプ32がそれぞれ露出するように形成されている点に、ある。

【0022】ここで、本実施例に係る半導体装置およびその製造方法を説明する前に、この半導体装置が実装される基板11の構成について説明する。

【0023】図4および図5に示されているように、基板11はアルミナセラミックが用いられて形成されたベース12を備えており、ベース12はコンピュータモジュール基板として供され得るように適当な強度および大きさを有する四角形のボード形状に形成されている。本実施例において、ベース12の構成材料としてはアルミナセラミックが用いられているが、これに限らず、炭化シリコンや、ムライト、窒化アルミニウム等のセラミック、さらには、エポキシ樹脂等々の絶縁材料を用いるこ

とができる。

【0024】ベース12上には第1絶縁層13が積層されており、この第1絶縁層13はポリイミド樹脂が用いられてフィルム状に形成されている。この第1絶縁層13上には第1電気配線（以下、第1配線という。）14が所望の形状にパターニングされて配線されている。本実施例において、第1配線14は、第1絶縁層13上に銅箔が密着金属としてチタンが用いられて接合され、リソグラフィー処理により選択的にパターニングされることにより形成されている。

【0025】また、第1絶縁層13上には第2絶縁層15が積層されており、この第2絶縁層15は第1絶縁層13と同様、ポリイミド樹脂が用いられてフィルム状に形成されている。この第2絶縁層15上には第2電気配線（以下、第2配線という。）16が所望の形状にパターニングされて配線されている。この第2配線16は、第1配線14と同様に形成されている。

【0026】さらに、第2絶縁層15にはスルーホール17が複数本、リソグラフィー処理により開設されており、各スルーホール17は第1配線14の所定の電極部分をそれぞれ露出するようになっている。各スルーホール17にはスルーホール導体18が第1配線14と同種の導電材料が用いられて、蒸着法やスパッタリング法、めっき法等の適当な手段によりそれぞれ充填されている。そして、各スルーホール導体18は一端（以下、下端とする。）が第1配線14の各電極部に電氣的に接続された状態になっているとともに、上端が第2絶縁層15上に露出した状態になっている。

【0027】図5に示されているように、第2絶縁層15上には保護絶縁層19が積層されており、この保護絶縁層19は横弾性率の小さい絶縁材料の一例であるポリイミド樹脂が用いられて、比較的厚く形成されている。

【0028】保護絶縁層19には第2のスルーホール20が複数本、リソグラフィー処理により開設されており、各第2スルーホール20は、第1配線14の各スルーホール導体18、および、第2配線16の所定の電極部分をそれぞれ露出するようになっている。各第2スルーホール20には第2のスルーホール導体21が各配線14、16と同種の材料が用いられて、蒸着法やスパッタリング法、めっき法等の適当な手段により充填されている。そして、各スルーホール導体21は、下端が各第1スルーホール導体18および第2配線16の各電極に電氣的にそれぞれ接続された状態になっているとともに、上端が保護絶縁層19上に露出した状態になっている。

【0029】各第2スルーホール導体21の上端部にはCCB用のパッド22がそれぞれ形成されている。このパッド22は後記するバンプにおける本体のはんだとの濡れ性が良好になるように予備はんだを兼ねるものとして形成されている。そして、各パッド22はペレット3

1における各バンプ32と対応するように配列されているとともに、この配列群が基板11に搭載されるペレット31の個数分、配置されている。

【0030】次に、本実施例に係る半導体装置30は、次のような製造方法により製造されている。以下、この半導体装置の製造方法を説明する。この説明により、前記半導体装置30についての構成の詳細が明らかにされる。

【0031】本実施例においては、図1および図2に示されているペレット31が製造される。ペレット31の接続側主面には接続端子23を形成するためのバンプ32が複数個、所定の間隔を置いて配列されて形成されている。ペレット31およびバンプ32の製造作業は、半導体装置の製造工程における所謂前工程において、ウエハの形態で実施される。以下、バンプ32の形成工程を主体に、ペレット31の製造工程を簡単に説明する。

【0032】所謂、半導体装置の製造工程における前工程においては、ウエハの形態で、所望の集積回路（図示せず）が各ペレット31に対応するように作り込まれる。次いで、電気配線形成工程において、集積回路の絶縁膜33上には電気配線34が形成される。この電気配線34の形成作業はアルミニウムが用いられて、スパッタリングや蒸着等の適当な薄膜形成処理およびリソグラフィー処理により実施される。電気配線34上にはパッシベーション膜35が被着される。通例、このパッシベーション膜35はシリコン酸化膜やシリコン窒化膜等の硬質の絶縁膜により構成されている。

【0033】このパッシベーション膜35にはスルーホール36が複数個（本実施例においては、8個）が、図2に示されているように、ペレット31の外周辺部において互いに間隔を置かれた所定の箇所に配列されてそれぞれ開設される。開設された各スルーホール36の底面には所定の電気配線34が露出されている。このスルーホール36の開設作業は、リソグラフィー処理により選択的に実施される。

【0034】その後、バンプ形成工程において、蒸着やスパッタリング等の適当な薄膜形成処理およびリソグラフィー処理が用いられて、ペレット31の各スルーホール36にはバンプ32が各電気配線34に電氣的に接続するようにそれぞれ形成される。例えば、バンプ32はクロムから成る第1下地層37と、銅から成る第2下地層38と、金から成る第3下地層39と、はんだ（Sn-Pb）から成る本体40とから構成されている。

【0035】以上のようにして、ペレット31およびバンプ32が形成されたウエハは、ダイシング工程において各ペレット31にそれぞれ分割される。ダイシングされた後のペレット31は、前記した基板21上のペレット搭載領域に対応する略正方形の微小な平板形状に形成されている。

【0036】その後、図6および図7に示されているよ

うに、ポッティング処理工程において、ダイシングされたペレット31の全面には保持層41が、各バンプ32がそれぞれ露出するように形成される。すなわち、図6および図7に示されているように、処理槽43には絶縁性を有する樹脂から成るポッティング樹脂42が貯留されている。このポッティング樹脂42としては、例えば、熱可塑性のエポキシ系の樹脂が使用されており、処理槽43において所定の粘度を有する液状となって貯留されている。

【0037】そして、図6に示されているように、ペレット31は処理治具44により真空吸着保持された状態で、ハンドラ45により処理槽43に搬送されてポッティング樹脂42中に浸漬される。このとき、処理治具44によりバンプ32がそれぞれ吸着保持されるため、各バンプ32は処理治具44によりそれぞれマスキングされた状態になっている。

【0038】図7に示されているように、ペレット31がポッティング樹脂42中から引き上げられると、ペレット31の全面にはマスキングされた各バンプ32を除いて液状のポッティング樹脂42が粘着した状態になっている。その後、このポッティング樹脂42が硬化すると、ペレット31の全面にはポッティング樹脂42から成る保護層41が各バンプ32をそれぞれ露出した状態で、成形されることになる。

【0039】なお、図6および図7には1個のペレット31が取り扱われるように（図示せず）されているが、複数個のペレット31が一括してポッティング処理されるように構成することができる。

【0040】以上のようにして製造された本実施例に係る半導体装置30は、前記構成に係る基板11にCCB法によって各パッド22群列毎にそれぞれギャングボンディングされる。すなわち、予備はんだ処理が施された各パッド22にバンプ32が適合するフェイスダウンの状態、半導体装置30が基板11の各パッド22群列に位置合わせされるとともに、仮接着される。

【0041】この後、適当なリフローはんだ処理により、各バンプ32のはんだ本体40がそれぞれ溶融されることにより、各接続端子23が図3に示されているようにそれぞれ同時に形成される。この接続端子23群により、半導体装置30は基板11に機械的に接続された状態になるとともに、その集積回路が接続端子23およびスルーホール導体21、18を介して第1配線14および第2配線16に電気的に接続された状態になる。このようにして、半導体装置30が基板11に実装された実装体10が製造されたことになる。

【0042】前記実施例によれば次の効果が得られる。

半導体装置30において、ペレット31の全面に絶縁性を有する樹脂から成る保護層41が、各バンプ32がそれぞれ露出されるように形成されているため、ペレット31は保護層41により充分に保護されることにな

る。

【0043】ペレット31が保護層41によって充分に保護されることにより、CCB法によって基板11に実装される際や、その他のペレット31に対しての取り扱い時に、ペレット31が損傷するのを防止することができるため、半導体装置30についての歩留りを高めることができるとともに、その品質および信頼性を高めることができる。

【0044】他方、ペレット31は各バンプ32が実装基板11にCCBされることによって、機械的かつ電気的に直接接続されるため、その実装状態における形態は、きわめて小形かつ薄形になる。

【0045】半導体装置30において、ペレット31の全面が樹脂から成る保護層41によって包囲されているため、ペレット31の機械的強度が高められるとともに、電気絶縁性が高められる。

【0046】バンプ32をペレット31の外周辺部に配設することにより、CCB法によって形成された各接続端子23の状態を全て外観検査することができるため、CCB法による実装体10の品質および信頼性を高めることができる。

【0047】図8は本発明の他の実施例である半導体装置を示す拡大正面断面図、図9以降は本発明の他の実施例である半導体装置の製造方法を示す各説明図である。

【0048】本実施例2に係る半導体装置30Aが前記実施例1に係る半導体装置30と異なる点は、絶縁性を有する樹脂から成る保護層41Aがトランスファ成形法により成形されており、また、ペレット31の電極パッド34が配設されている主面と反対側の主面にヒートシンク50が接合されているとともに、このヒートシンク50の一面が保護層41Aから外部に露出されている点にある。

【0049】次に、ヒートシンク50の取付方法および保護層41Aのトランスファ成形方法について説明する。この説明により、本実施例2に係る半導体装置30Aの構成の詳細が明らかにされる。

【0050】本実施例2において、半導体装置30Aの製造方法には、図9に示されているヒートシンク専用平面形状構造物としての多連リードフレーム（以下、専用多連リードフレームという。）51が使用されている。この専用多連リードフレーム51は、銅（Cu）等のような比較的熱伝導性の良好な材料からなる薄板を用いて、打ち抜きプレス加工またはエッチング加工等のような適当な手段により一体成形されており、この専用多連リードフレーム51にはヒートシンク専用の単位リードフレーム（以下、専用単位リードフレームという。）52が複数個、一方向に1列に並設されている。

【0051】専用単位リードフレーム52は位置決め孔53aが開設されている外枠53を一对備えており、両外枠53は一連にそれぞれ延設されている。隣り合う専

用単位リードフレーム52、52間には一対のセクション枠54が両外枠53、53間に互いに平行に配されて一体的に架設されており、これら外枠53、セクション枠54により形成される略長方形の枠体内に専用単位リードフレーム52が構成されている。

【0052】各専用単位リードフレーム52において、外枠53セクション枠54の各コーナ部にはヒートシンク吊り部材55がそれぞれ配されて、略45度方向内向きに一体的に突設されており、各ヒートシンク吊り部材55の先端部間にはヒートシンク50が架橋されて吊持されている。

【0053】ヒートシンク50はペレット31の平面形状に対して大きめに形成されており、ヒートシンク51の外周辺には切欠部56が複数個、周方向に略等間隔に配されて径方向内向きにそれぞれ切設されている。そして、これら切欠部56は後述する保護層41Aの成形後において、保護層41Aをペレット31に形状的に結合させるようになっている。

【0054】このように構成された専用多連リードフレーム51には各専用単位リードフレーム52毎にペレット・ボンディング作業が実施される。このペレット・ボンディング作業は専用多連リードフレーム51が横方向にピッチ送りされることにより、各専用単位リードフレーム52毎に順次実施される。

【0055】そして、ペレット・ボンディング作業により、図10に示されているように、前記実施例1と同様にして製造されたペレット31が、各専用単位リードフレーム52におけるヒートシンク50上に同心的に配されて、ヒートシンク50とペレット31との間に形成されたボンディング層57によって機械的に固着されることによりボンディングされる。ペレットボンディング層57の形成手段としては、金-シリコン共晶層、はんだ付け層および銀ペースト接着層等々によるボンディング法を用いることが可能である。但し、必要に応じて、ペレットからヒートシンクへの熱伝達の隔壁とならないように、ボンディング層57を形成することが望ましい。

【0056】このようにしてペレット・ボンディングされた専用多連リードフレーム51には、各単位リードフレーム52に保護層41A群が、図11に示されているようなトランスファ成形装置60が使用されて単位リードフレーム群について同時成形される。

【0057】図11に示されているトランスファ成形装置はシリンダ装置等（図示せず）によって互いに型締めされる一対の上型61と下型62とを備えており、下型62の上型61との合わせ面にはキャビティ63が複数組設設されている。キャビティ63の底面には凹部70が複数個、ペレット31の各パンプ32にそれぞれ対応するように設設されている。そして、上型61の合わせ面にはポット64が開設されており、ポット64にはシリンダ装置（図示せず）により進退されるプランジ

ヤ65が成形材料としてのエポキシ系の樹脂（以下、レジンという。）を送給し得るように挿入されている。

【0058】下型62の合わせ面にはカル66がポット64との対向位置に配されて設設されているとともに、複数条のランナ67がポット64にそれぞれ接続するように放射状に配されて設設されている。各ランナ67の他端部はキャビティ63にそれぞれ接続されており、そのキャビティ63のランナ67との接続部にはゲート68がレジンをキャビティ63内に注入し得るように形成されている。また、下型62の合わせ面には逃げ凹所69が専用多連リードフレーム51の厚みを逃げ得るように、その外形よりも若干大きめの長方形で、その厚さと略等しい寸法の一定深さに設設されている。

【0059】前記構成にかかる専用多連リードフレーム51が用いられて保護層41Aがトランスファ成形される場合、下型62における各キャビティ63の開口縁は各専用単位リードフレーム52における外枠53およびセクション枠54の内周辺にそれぞれ略対応される。

【0060】トランスファ成形時において、前記構成にかかる専用多連リードフレーム51は下型62に設設されている逃げ凹所69内に、各専用単位リードフレーム52におけるペレット31が各キャビティ63内にそれぞれ收容されるように配されてセットされる。このとき、ペレット31はヒートシンク50にボンディングされた状態でキャビティ63内において保持されている。また、ペレット31の各パンプ32はキャビティ63の底面に設設された各凹部70にそれぞれ收容される。

【0061】続いて、上型61と下型62とが型締めされ、ポット64からプランジャ65により成形材料としてのレジン71がランナ67およびゲート68を通じて各キャビティ63に送給されて圧入される。

【0062】注入後、レジンが熱硬化されて保護層41Aがペレット31を全体的に包囲するように成形されると、上型61および下型62は型開きされるとともに、エジェクタ・ピン（図示せず）により保護層41A群が離型される。このようにして、ペレット31の略全面に保護層41Aが成形された専用多連リードフレーム51はトランスファ成形装置60から脱装される。

【0063】そして、このように樹脂成形された保護層41A内部には、ペレット31が樹脂封止されることになる。この状態において、ヒートシンク50の一端面は保護層41Aのパンプ32群と反対側の主面から露出された状態になっている。また、各パンプ32と対応する位置には、キャビティ63の底面に設設された各凹部70により凸部75がそれぞれ形成されている。

【0064】その後、図12および図13に示されているパンプ修正工程において、保護層41Aについてエッチング処理および厚膜形成処理等が実施される。すなわち、まず、図12に示されているように、保護層41の

パンプ側主面にマスキング治具73が当接される。このとき、各パンプ32に対応して凹部70により形成された凸部72がマスキング治具73に開設された窓孔74にそれぞれ嵌入されるとともに、凸部72は窓孔74から露出される。この凸部72と窓孔74との嵌合により、マスキング治具73と各保護層41Aとは互いに位置決めされた状態になる。

【0065】次いで、マスキング治具73によって凸部72群以外のマスキングされた保護層41Aの主面には、エッチング処理液がスプレー法や浸漬法等の適当な手段により接触される。このエッチング液としては、発煙硝酸等のエポキシ樹脂に対してエッチング加工の可能なものが使用される。このエッチング処理により、保護層41Aにおける凸部72が除去されるとともに、各パンプ32の周囲が除去されて、各パンプ32が保護層41Aの主面からそれぞれ露出される。

【0066】その後、スクリーン印刷法やスプレー印刷法等の適当な選択厚膜形成手段により、図13に示されているように、各パンプ32のはんだ材から成る本体40上にはんだ材層75が補充される。このはんだ材層75の補充により、各パンプ32は保護層41Aの上面から適度に突出した状態になる。

【0067】以上のようにして、ペレット31の表面に保護層41Aがトランスファ成形され、各パンプ32が修正された専用多連リードフレーム51は、リード切断成形工程において各単位リードフレーム52毎に順次、リード切断装置（図示せず）により、外枠53、セクション枠54およびヒートシンク吊り部材55を切り落とされる。このようにして、図8に示されている半導体装置30Aが製造されたことになる。

【0068】以上のようにして製造された半導体装置30Aは、前記実施例1と同様に基板11に実装される。この場合、必要に応じて、この半導体装置30Aにはヒートシンク50に放熱フィン（図示せず）が取り付けられたり、ヒートシンク50が押さえ具（図示せず）により基板11に押さえられて固定されたりする。

【0069】この実装状態において、半導体装置30Aが稼働されてペレット31が発熱した場合、その発熱はペレット31からヒートシンク50に直接的に熱伝導されるとともに、ヒートシンク50の広い表面積から外気に放熱されるため、相対的にペレット31は十分に冷却される。また、ヒートシンク50に放熱フィンや、押さえ具等が連設されている場合には、ヒートシンク50の熱が放熱フィンや、押さえ具等を通じてさらに広い範囲に熱伝導されるため、放熱効果はより一層高くなる。

【0070】前記実施例2によれば、前記実施例1の効果に加えて次の効果が得られる。ペレット31にヒートシンク50を直接的にボンディングすることにより、ペレット31の発熱をヒートシンク50に熱伝導によって効果的に伝播して保護層41Aの外部に効果的に

放出させることができるため、高い放熱性能を確保することができる。

【0071】保護層41Aをトランスファ成形法によって成形することにより、この保護層41Aを緻密で強固に構築することができるため、機械的強度および電気絶縁性を高めることができるとともに、耐湿性を高めることができる。

【0072】以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0073】例えば、保護層41、41Aは、ペレットの全面を包囲するように形成するに限らず、ペレットの少なくともパンプ群が形成された主面のみを被覆するように形成してもよい。また、保護層は逆にパンプ群が形成された主面以外の面を被覆するように形成してもよい。

【0074】また、パンプは、はんだ材料を用いて形成するに限らず、アルミニウムや銀または金、その他の導電性および熱可溶性を有する材料を用いて形成することができる。

【0075】さらに、パンプはペレットの周辺部にのみ配設するに限らず、中央部にも配設することができる。

【0076】電気配線およびスルーホール導体を形成するための材料としては、銅を用いるに限らず、アルミニウム等を用いてもよいし、接着金属層を形成するための材料としては、チタンを用いるに限らず、クロム等を用いてもよい。

【0077】電気配線層は、2層に形成するに限らず、1層に形成してもよいし、3層以上に形成してもよい。

【0078】ペレットを基板にフリップチップ・ボンディングする方法としては、CCB法を使用するに限らず、他のフリップチップ法を使用してもよい。

【0079】以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるコンピュータのモジュールに使用される半導体集積回路装置に適用した場合について説明したが、それに限定されるものではなく、ペレットが基板にフリップチップ法によりボンディングされるトランジスタやダイオード、半導体回路装置等の半導体装置全般に適用することができる。特に、本発明は、ペレットサイズが大きい場合に適用して、優れた効果が得られる。

【0080】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、次の通りである。

【0081】半導体ペレットの少なくとも電極パッド群が形成された主面に、絶縁性を有する樹脂から成る保護層が各パンプがそれぞれ露出するように形成されているため、半導体ペレットは保護層により充分に保護される

ことになる。

【0082】他方、半導体ペレットは各パンプが実装基板にボンディングされることによって、機械的かつ電氣的に直接接続されるため、その実装状態における形態は、小形かつ薄形になる。

【図面の簡単な説明】

【図1】図1は本発明の一実施例である半導体装置を示す拡大正面断面図である。

【図2】その斜視図である。

【図3】その実装基板への実装状態を示す一部省略正面断面図である。

【図4】それに使用されている実装基板を示す一部切斷斜視図である。

【図5】その一部省略正面断面図である。

【図6】本発明の一実施例である半導体装置の製造方法における保護層形成工程のポッティング処理を示す正面断面図である。

【図7】本発明の一実施例である半導体装置の製造方法における保護層形成工程のポッティング後を示す正面断面図である。

【図8】本発明の他の実施例である半導体装置を示す拡大正面断面図である。

【図9】本発明の他の実施例である半導体装置の製造方法に使用されるヒートシンク専用多連リードフレームを示す一部省略平面図である。

【図10】そのペレット・ボンディング後を示す正面断面図である。

【図11】その保護層のトランスファ成形工程を示す一部省略正面断面図である。

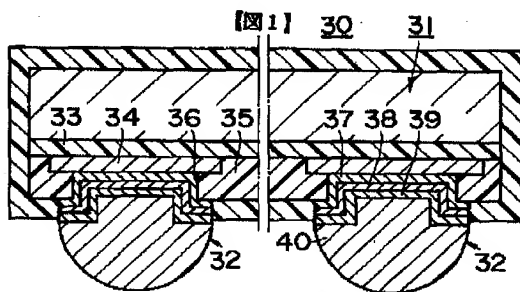
【図12】そのパンプの露出工程を示す一部省略正面断面図である。

【図13】そのパンプの修正工程を示す一部省略正面断面図である。

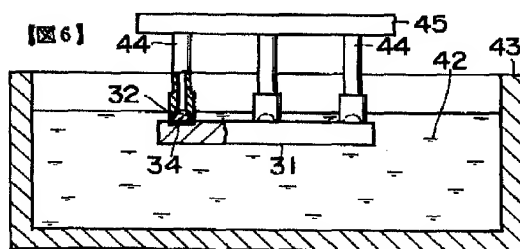
【符合の説明】

11…基板、12…ベース、13…第1絶縁層、14…第1電気配線（第1配線）、15…第2絶縁層、16…第2電気配線（第2配線）、17…スルーホール、18…スルーホール導体、19…保護絶縁層、20…第2のスルーホール、21…スルーホール導体、22…パッド、23…接続端子、30…半導体装置、31…ペレット、32…パンプ、33…絶縁膜、34…電気配線、35…パッシベーション膜、36…スルーホール、37…第1下地層、38…第2下地層、39…第3下地層、40…本体、41、41A…保護層、42…ポッティング樹脂、43…ポッティング処理槽、44…処理治具、45…ハンドラ、50…ヒートシンク、51…ヒートシンク専用多連リードフレーム、52…専用単位リードフレーム、53…外枠、54…セクション枠、55…ヒートシンク吊り部材、56…切欠部、57…ボンディング層、60…トランスファ成形装置、61…上型、62…下型、63…キャピティ、64…ポット、65…プランジャ、66…カル、67…ランナ、68…ゲート、69…凹所、70…凹部、71…レジン、72…凸部、73…マスキング治具、74…窓孔、75…はんだ材層。

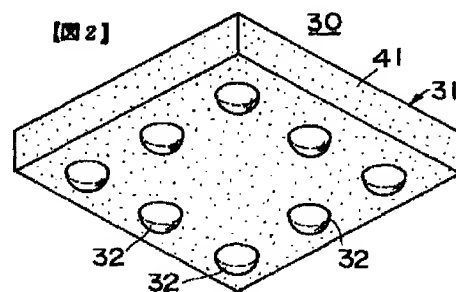
【図1】



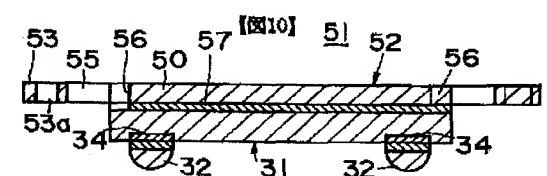
【図6】



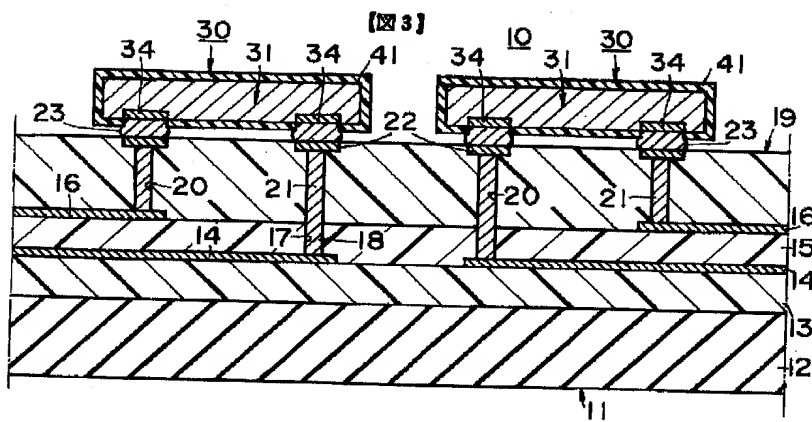
【図2】



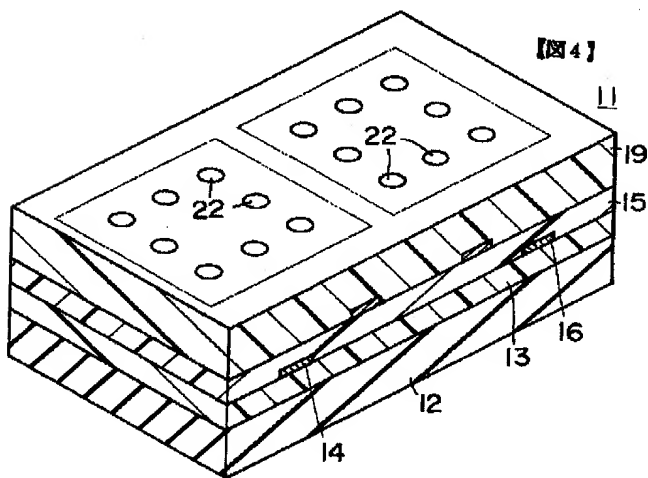
【図10】



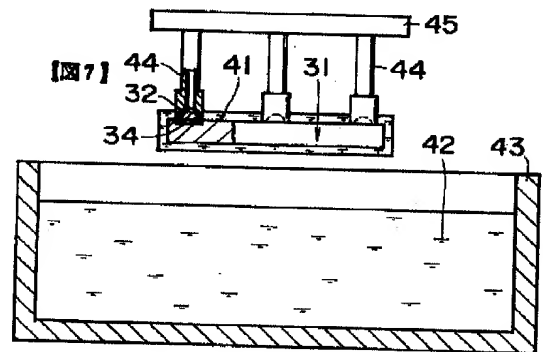
【図3】



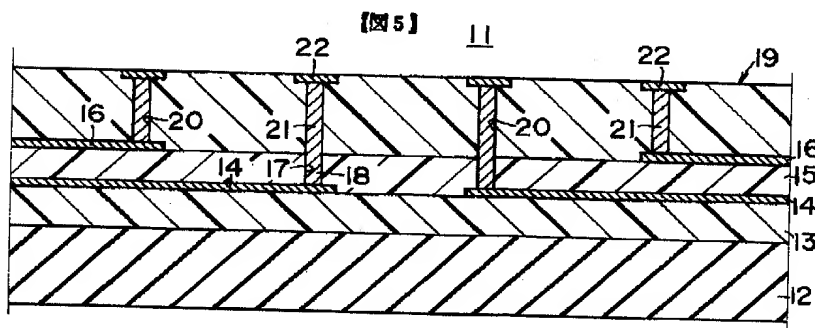
【図4】



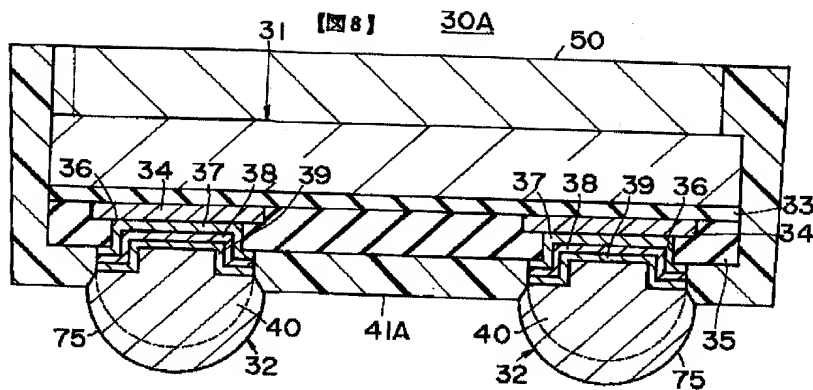
【図7】



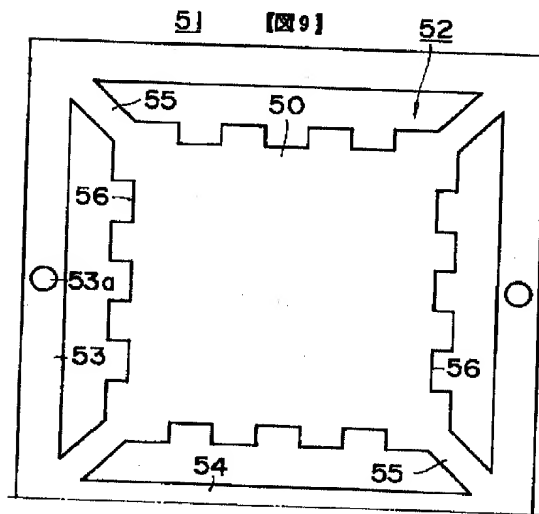
【図5】



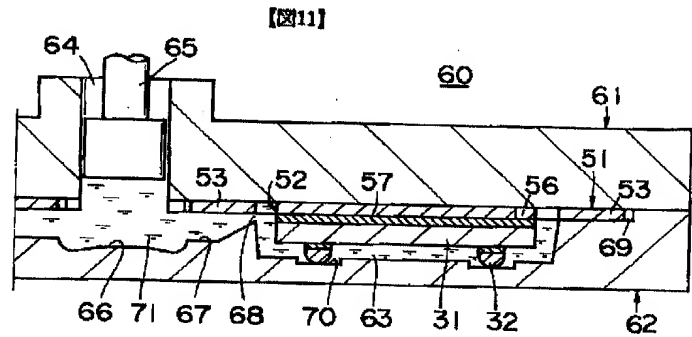
【図8】



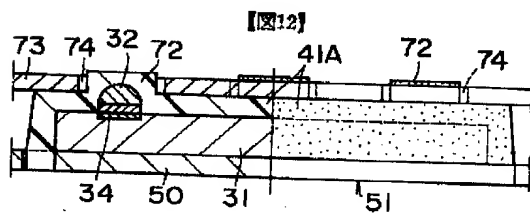
【図9】



【図11】



【図12】



【図13】

